

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-088749

(43)Date of publication of application : 23.03.1992

(51)Int.Cl.

H04N 1/41

B41J 5/30

B41J 29/38

G06F 15/66

H04N 1/21

(21)Application number : 02-204794

(71)Applicant : CANON INC

(22)Date of filing : 31.07.1990

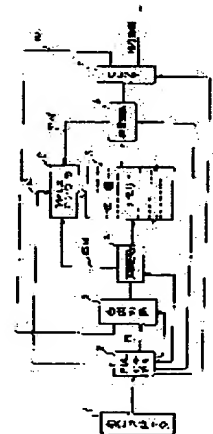
(72)Inventor : ISHIDA YOSHIHIRO
KAWAMURA NAOTO

(54) PICTURE PROCESSOR

(57)Abstract:

PURPOSE: To apply versatile picture processing by storing a compressed picture data, expanding the data, replacing the data into a picture data converted in response to a command data from a host, compressing the data again and storing the data.

CONSTITUTION: Upon the receipt of a post script PDL command from a host computer 1, a PDL interpreter 2 discriminates a picture location, and controls an address controller 8 and a decoder 6 so that a block raster data is read from a compression memory 5 sequentially and decoded and outputted. Simultaneously, the interpreter 2 controls a multiplexer 7 to output a data to a synthesizer 3. The PDL interpreter 2 controls the synthesizer 3 to input a decoded data from the decoder 6 and stores the data in a buffer. The interpreter 2 overwrites a new data to an area of a block raster in which the decoded data fetch is finished corresponding to the picture element position of the block raster. When the write of the relevant data is finished to the block raster area, the synthesizer 3, a compressor 4 and an address controller 8 are controlled so that the area is compressed again and stored in the relevant location of the compression memory 5.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

② 公開特許公報(A) 平4-88749

⑤ Int. Cl.³

識別記号

庁内整理番号

④ 公開 平成4年(1992)3月23日

H 04 N 1/41
B 41 J 5/30
29/38
G 06 F 15/66
H 04 N 1/21

330

B 8839-5C
Z 8907-2C
Z 8804-2C
A 8420-5L
8839-5C

審査請求 未請求 請求項の数 4 (全9頁)

③ 発明の名称 画像処理装置

⑥ 特 願 平2-204794

⑦ 出 願 平2(1990)7月31日

⑧ 発 明 者 石 田 良 弘 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
⑧ 発 明 者 河 村 尚 登 東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
⑨ 出 願 人 キヤノン株式会社 東京都大田区下丸子3丁目30番2号
⑨ 代 理 人 弁理士 丸 島 儀 一 外1名

明 細 書

1. 発明の名称

画像処理装置

2. 特許請求の範囲

(1) 圧縮された画像データを記憶する手段と、

前記記憶手段に記憶された圧縮画像データの一部を伸張し、伸張された画像データの少なくとも一部とホストからのコマンドデータに応じて変換された画像データに置換し、再度圧縮して前記記憶手段に記憶させる処理手段とを有することを特徴とする画像処理装置。

(2) 前記圧縮された画像データは、複数の画素から構成されるブロック単位に可変長で圧縮された画像データであることを特徴とする請求項第1項記載の画像処理装置。

(3) 前記圧縮画像データの一部は圧縮される単位ブロックより大きい所定の領域に対応する圧縮画像データであることを特徴とする請求項第1項記載の画像処理装置。

(4) 前記処理手段は、前記所定の領域部に伸張、

編集処理、再圧縮を行う手段であって、前記所定の領域の圧縮画像データを伸張する伸張器と、前記所定の領域の伸張された画像データを保持する手段と、該データ保持手段上に前記別の画像データを上書きする手段と、該バッファに保持されているデータを再圧縮する圧縮器と、前記保持手段、圧縮器、圧縮メモリ、復号器間のデータの流れを制御する制御手段とにより構成されることを特徴とする請求項第3項記載の画像処理装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は画像データを画像圧縮処理する画像処理装置に関するものである。

〔従来の技術〕

画像記憶装置、例えばサーマルプリンターやインクジェットプリンター、レーザービームプリンターは、従来主として記録結束、即ちビットマップメモリーを有する白/黒プリンターとして使用されていた。しかしながら近年の半導体メモリー

の大容量化、高機能LSIの開発、コンピュータ技術の進歩によりフルカラー画像の高画質記録としての使用が高まって来ている。

一方、カラー自然画像データをコンピュータに取り込み、各種処理や画像通信を行おうとする要求が高まって来ている。そのための符号化方式の1つにADCT方式と呼ばれる可変長符号化方式があり、画像電子学会誌Vol.18 No.6 pp.398~407に記載されている。

このADCT方式を前述の画像記録装置の画像メモリとして用いた場合、フルカラーの自然画像を、通常原始データ(非圧縮データ)で持つより1/10~1/20のメモリ容量で済み、記録装置の総合コストを大巾に下げる事が可能となり、極めて有益である。

一方、通常コンピュータに接続した記録装置として使用する場合、標準化されたページ記述言語(PDL)を用い、異った記録装置間でデータの互換性を持たせる事が普通である。これは各社の異った仕様のプリンター又はコンピュータを共通の

語により互換性を持たせ、一定のコンピュータと特定のプリンターしか接続できないという欠点を無くしようとするものである。この様な記述言語として例えばPost Script等がある。

〔発明が解決しようとしている課題〕

この様なPDLを前述の圧縮されたメモリ上で使用する場合には、PDL自体がオーバーライトの概念で作られたものであり(即ち、古い下地データの上に新しいデータを上書きするという概念)、以下の点で問題がある。

- 1) ADCTの8×8のブロック内で画像が合成されたブロックは、新しい符号データに更新する必要がある。
- 2) 圧縮方式が可変長符号化故、下地の画像のある部分に、別の画像データを重ねようとした場合、その重ねるアドレスが一定しない。
- 3) 合成した新しい画像データの符号長が画質によって変化する。

これらから圧縮メモリ上にPDLを使用する事は困難であるとされていた。

そこで本発明は、上記欠点を除去し、圧縮データを用いて多様な画像処理を行うことのできる画像処理装置を提供することを目的とする。

〔課題を解決するための手段及び作用〕

上記課題を解決するため本発明の画像処理装置は、圧縮された画像データを記憶する手段と、前記記憶手段に記憶された圧縮画像データの一部を伸張し、伸張された画像データの少なくとも一部をホストからのコマンドデータに応じて変換された画像データに変換し、再度圧縮して前記記憶手段に記憶させる処理手段とを有することを特徴とする。

〔実施例〕

以下に説明する本発明の実施例によれば、圧縮メモリ内をブロッククラスター分の平均符号長に比して十分な量の固定長ブロックに切り、ブロッククラスター単位で再生、変更、再符号化することにより、圧縮メモリ上でのPDLの使用を容易にしたものである。

第1図(a)は本発明の特徴を最も良く表わす図

面であり、同図に於いて、1はPDL言語のコマンド列を出力するホストコンピュータ、2はホストコンピュータ1より出力されたコマンド列を受け取り、解釈・実行するインタープリタ(以下、PDLインタープリタ)、3は下地のデータと2のPDLインタープリタにより新たに生成された画像データとの合成器、4はADCTによる圧縮を行う圧縮器、5は十分な量のメモリ容量にブロック化して用いられる圧縮データメモリ、6は復号器、7は復号器6の出力を合成器3へ出力するの、それとも図示しない記録装置の像形成部へ出力するかを切り換えるマルチプレクサである。8は圧縮データのリードライトを制御する圧縮メモリのアドレスコントローラである。

ホストコンピュータ1よりポストスクリプトのPDLコマンドを受けると、PDLインタープリタ2は該コマンドにより変更になる画像部位を判定し、該当部位を含むブロッククラスターのデータを逐次圧縮メモリ5より読み出し、復号出力する様に、アドレスコントローラ8及び6の復号器を制御する。同時

にマルチプレクサ7を制御し、復号器6で復号されたデータを合成器3へ出力させる。PDLインタプリタ2は加えて合成器3をもコントロールし、復号器6よりの復号データを入力し、バッファに書き込む様に設定する。PDLインタプリタ2は復号データの取り込みが完了したブロックラスタに対して、このブロックラスタの画素位置に該当する領域に前述のコマンドにより生成される新データを上書きする。該ブロックラスタ領域に該当するデータを書き終えると、再度該ブロックラスタ領域を圧縮器4にて圧縮し、圧縮メモリ5の該当位置に格納し直す様に合成器3、圧縮器4及びアドレスコントローラ8をコントロールする。以上の手順を必要となるブロックラスタ全てに繰り返り実行するものである。

第1図(b)は上記第1図(a)のインターフェース部を含むシステム全体の構成を示す図であり、1はホストコンピュータ、101は第1図(a)に示すインターフェース部、102は出力信号の制御を行う出力コントローラ、103は出力画像を表示する

ディスプレイ、104は例えば出力画像を公衆回線やローカルエリアネットワークを通じて送信するための送信装置、105は感光体上にレーザービームを照射して潜像を形成し、これを可視画像形成するレーザービームプリンタ、106はオペレータが所望の画像出力を行うために出力先の設定等を行う操作部である。

第2図は、第1図(a)の3に示される合成器の構成例である。21、22、23は各々8本のラスタバッファより成り、各々がブロックラスタ一本分の復号済データを保持できる容量を有している。24はセレクトであり、2のPDLインタプリタからの出力データ27と、6の復号器により復号されセレクト7を経由して入力されている信号データ28とを、PDLインタプリタ2によりコントロールされるセレクトコントローラ26により出力される信号29に基づき、前述21、22、23の8ラインバッファのいずれかの相異なる8ラインバッファにそれぞれ独立に接続させるものである。また同じく25もセレクトであり、前述8ラインバッファ21、22、

23のうちの一つを選択出力するものである。セレクトコントローラ26はPDLインタプリタ2とバッファの切り替えタイミングを交信する。即ち、PDLインタプリタ2が新しいバッファに対してデータを書き込みたい旨要求信号を出すと、セレクトコントローラ26は8ラインバッファの21、22、23を要求信号が来るたびに21→22→23→21→…順に切り替えて信号線群27と接続する。同時に22→23→21→22→…の順に切り替えて信号線群28と接続し、次にPDLインタプリタ2により書き込まれるブロックラスタの下地となるデータを復合して書える。また同時にセレクト25を制御して23→21→22→23→…の順に切り替えて下地データ上にPDLインタプリタからの書き込みが完了したデータを符号器4へ出力する。30はアドレスコントローラであり、復号器からの走査線同期信号(HSYNC)と画素同期(PXCLK)、PDLインタプリタからのデータ出力アドレス及び符号器からの走査線同期信号、画素同期信号を入力し、それぞれ復号器より復号されてきた画素デー

タの当該8ラインバッファ上の出力アドレス、PDLインタプリタからのデータを上書きする画素データの当該8ラインバッファ上の出力アドレス及び符号器へ符号化されるべく出力される画素データの当該8ラインバッファ上の出力アドレスを生成し、セレクトコントローラ26からのセレクト信号に従って、それぞれ3本の8ラインバッファの相異なるいずれか1つずつに出力される。第3図はアドレスコントローラ30の構成例である。31は復号器からの走査同期信号(HSYNC)をカウントするカウンタであり、32は復号器からの画素同期信号(PXCLK)をカウントするカウンタである。32はそのカウントを一定走査線の主走査方向の位置に対応するアドレスを出力し、31はそのカウントを一ラスタブロック内の各走査線の先頭の画素のアドレスの上位ビットを出力し、31の出力を上位ビットとし、32の出力をそれに続く下位ビットのアドレス信号線として用いることで、復号器からの出力データの8ラインバッファ上での 納アドレスを生成している。また、カウンタ32は走査同期

号(HSYNC)によりセットされるものである。同様に、33、34は符号器からの同期信号をうける。カウンタ33は符号器からの走査同期信号(HSYNC)をカウントし、カウンタ34は符号器からの画素同期信号(PXCLK)をカウントし、31、32と同様に符号器へ出力するデータの該当8ラインバッファ上での格納アドレスを生成している。セレクト35、36、37はそれぞれ復号器から復号されてきたデータを格納すべき8ラインバッファを21、22、23の中からセレクトコントローラ26からのセレクト信号によって選択して、カウンタ31、32により生成されたアドレスを出力するセレクト、符号器へ保持しているデータを出力すべき8ラインバッファを21、22、23の中からセレクトコントローラ26からのセレクト信号によって選択して、カウンタ33、34により生成されたアドレスを出力するセレクト、及びPDLインタプリタより出力されて来たアドレス信号を、上書きされるべき下地データを保持する8ラインバッファを21、22、23の中からセレクトコントローラ26からのセレクト信

である。

第5図は、第4図で示す圧縮メモリに実際に保持されているデータの様子を表現している。第5図の各ブロックは第4図の各ブロックラスタのデータ領域と同一のもので、平均符号長の4倍毎に各ブロックラスタに対する圧縮メモリ領域を設定していることを明示して表現してある。斜線で表現されている部分が実際に各ブロックラスタに対する符号を格納してある領域を示している。

第6図は、第1図のアドレスコントローラ8の構成を示す。61はブロックラスタの同期信号をカウントするカウンタであり、圧縮メモリ内の第何ブロックラスタの領域をアクセスするかをカウント値で示す。PDLインタプリタ62により書き換えられるブロックアドレスに対応する値を信号線63を経て61のカウンタの初期値としてセットされ、符号器からのブロックラスタ同期信号をカウントする。64は、データの転送クロックをカウントするカウンタであり、符号器からのバイトの転送クロックをカウントし、カウント値で、

号によって選択して出力するセレクトである。

かくして、下地データ上に上書きされたデータは再度、4の符号器へ転送され圧縮される。圧縮されたデータは、符号器4より圧縮メモリ5へ出力され格納される。

第4図は圧縮メモリ上の各ブロックラスタに対応する圧縮データの格納位置を表わしている。例として最大4096×4096画素、1画素3バイト(1バイト/色)でなる画像を扱うものとする。この最大画像は48MByteの容量をもつ。符号器4による圧縮比を1/12に設定してあるとする。ブロックラスタは各ブロックが8×8画素単位で構成されて圧縮されている。よって最大サイズの画像は512×512のブロックで構成される。最大サイズの画像は約4MByteの容量に圧縮され、各ブロックラスタ当りの平均符号長は8KByteとなる。本実施例では各ブロックラスタ当りの十分なメモリ容量として平均符号長の4倍を想定し、第4図で示す如く圧縮メモリは32KByte毎に各ブロックラスタに対する圧縮メモリ領域を設定し

当該ブロックラスタデータ内のどの位置に格納するかを示している。また、64は符号器のラスタ同期信号で、リセットされる。66は、61と同様ブロックラスタの同期信号をカウントするカウンタであり、PDLインタプリタ62により上書きされる画素位置を含むブロックラスタの中の最初のブロックラスタ番号を初期カウントとしてセットされ、以降、復号器よりのブロックラスタ同期信号67をカウントし、カウント値により、圧縮メモリ内の第何ブロックラスタの領域をアクセスするかを示す。68は64と同じく、データの転送クロックをカウントするカウンタであり、復号器からのバイト毎の転送クロックをカウントし、カウント値で、当該ブロックラスタデータ内のどの位置を読み出すかを示している。また、68は、復号器のラスタ同期信号でリセットされる。61、64のカウントは61のカウント値が上位アドレス号、64のカウント値が下位アドレス信号として組み合わされて圧縮メモリのき込みデータアドレスとして用いられ、同様に66、68のカウント

は56のカウント値が上位アドレス信号、68のカウント値が下位アドレス信号として組み合わされて、圧縮メモリからの読み出しデータアドレスとして用いられる。70の読み書き制御回路は、前記書き込みデータアドレス、読み出しデータアドレス、符号器からのデータ転送クロック65、復号器からのデータ転送クロック69を入力して、前記圧縮メモリからのデータの読み出し、及び書き込みのアドレス、タイミングを制御するものである。

符号器、復号器は、例えば、米国C-Cube社製のCL550等のLSIを使用すれば、同期信号等を調整する回路必要に応じて付加することにより容易に構成が可能である。

前記ブロックラスタの区切りは、マーカーコードを用いて制御され、また、このマーカーコードを用いることにより、各ブロックラスタ毎に独立して符合化及び復号化されている。このマーカーコードに関しては、前述の文献（画像電子学会誌）に詳しく説明されている。

起因する待ち時間を減らし得るという効果をも生む。

以上説明したように、上述の実施例によれば圧縮メモリを用いて画像データを編集操作することにより、実データを保持するに十分なデータ容量をもつメモリを使用する場合に対して大巾なコストダウンがはかれる効果がある。

また、ブロックラスタ毎に圧縮データを取り扱い、かつブロックラスタの平均符合長に比して十分な容量毎に圧縮メモリをブロック分けして使用することにより、可変長符合形式をとる圧縮法を用いて画像の編集操作を行なうことを容易にするといった効果を有する。

なお上述の実施例では、PDLとしてPS（ポストスクリプト）を例に説明したが、他のPDLであってもよいのは勿論である。

また圧縮形式はADCTに限らず、他の直交変換符号化、予測符号化、ランレングス符号化などであってもよい。

また編集は上 ぎに限らず、前のデータと後の

〔実施例2〕

前記、実施例に於いてはPDLインタープリタ2は、ホストコンピュータ1よりPDLコマンドを受けると逐次該コマンドにより変更になる画像部位を判定して、該当部位を復号化、書替え、再符号化する様にしたが、これに限るものではなく、例えば第7図に示す如く、イメージバッファ71及びコマンドバッファ72を用いてホストコンピュータ1より受けたPDLコマンド及びデータを、何命令分かバッファに一旦保持して、あるまとまった数のコマンド毎にそれぞれのコマンドにより変更になる部位を判定して同一ブロックラスタに関する書き替えを一度に行う様にする。即ち、復号化→当該ブロックラスタに関する書き替えを全て実行→再符号化の如くに行ってもよい。

この様に、何命令かバッファに一旦保持してあるまとまった数のコマンド毎に処理を行えば、復号及び再符号化の回数を低減でき、それに伴う画質の劣化の程度を減らし得るという効果を生む。またホストコンピュータ1に対してのコマンド実行に

データを用いた演算（例えば乗算やAND、ORなどをとる）を行ってもよい。即ちオーバーレイ、変調等の処理を行うこともできる。

またデコードされた出力信号はディスプレイ等の表示手段により表示するほか、レーザービームプリンタやインクジェットプリンタ、熱転写プリンタ等によりハードコピーを行うことができる。

〔発明の効果〕

以上の様に本発明によれば圧縮データを用いて多様な画像処理を行うことができる。

4. 図面の簡単な説明

第1図は本発明の特徴を最も良く表わす図、

第2図は合成器の構成図、

第3図は合成器内のアドレスコントローラの構成図、

第4図は圧縮メモリ上の各ブロックラスタに対応するデータ領域を示す図、

第5図は圧縮メモリ上に保持されているデータの様子を表わす図、

第6図は圧縮メモリのアドレスコントローラの構

成図、

第7図は第2の実施例を示す図である。

1…ホストコンピュータ

2…PDLインタプリタ

3…合成器

4…符号器

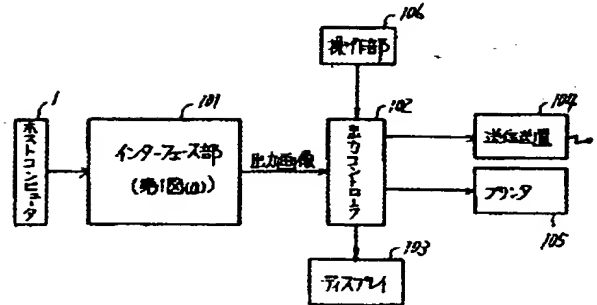
5…圧縮メモリ

6…復号器

7…セレクト

8…圧縮メモリのアドレスコントローラ

第1図 (b)

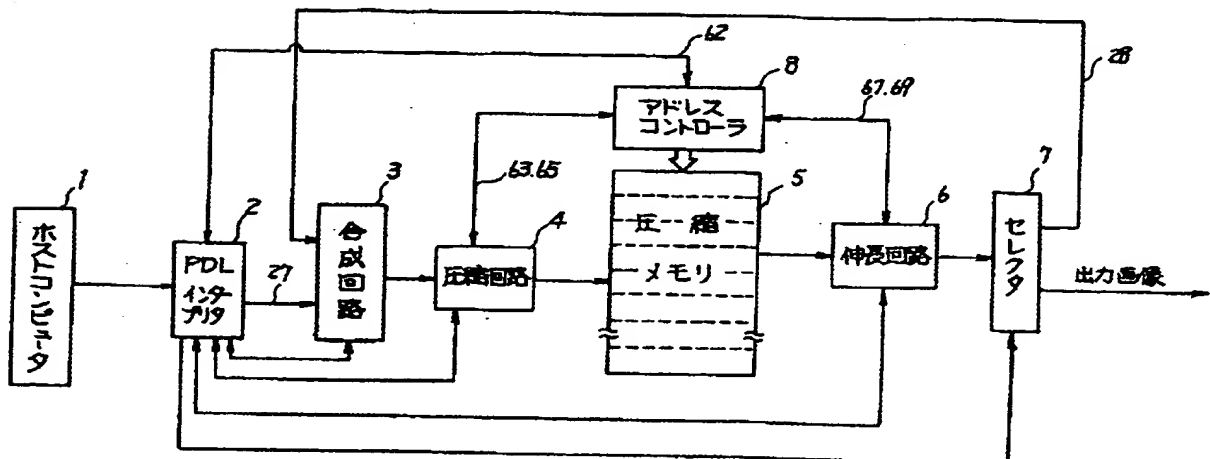


出願人 キヤノン株式会社

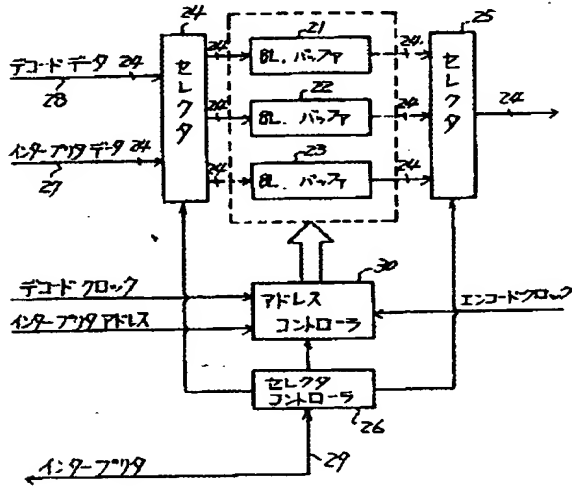
代理人 丸 島 鶴 一

西 山 憲 三

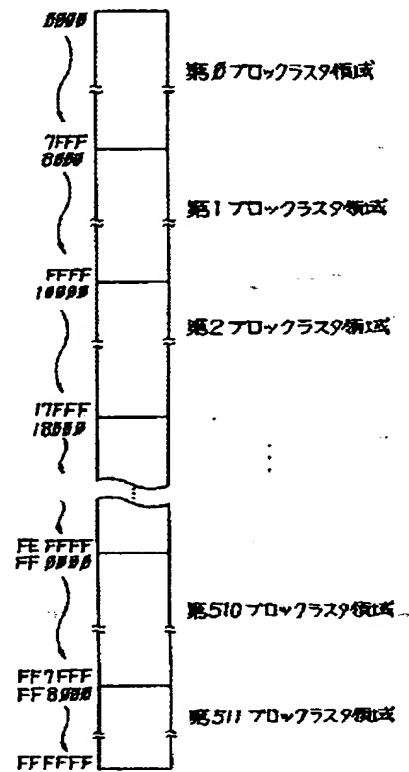
第1図 (a)



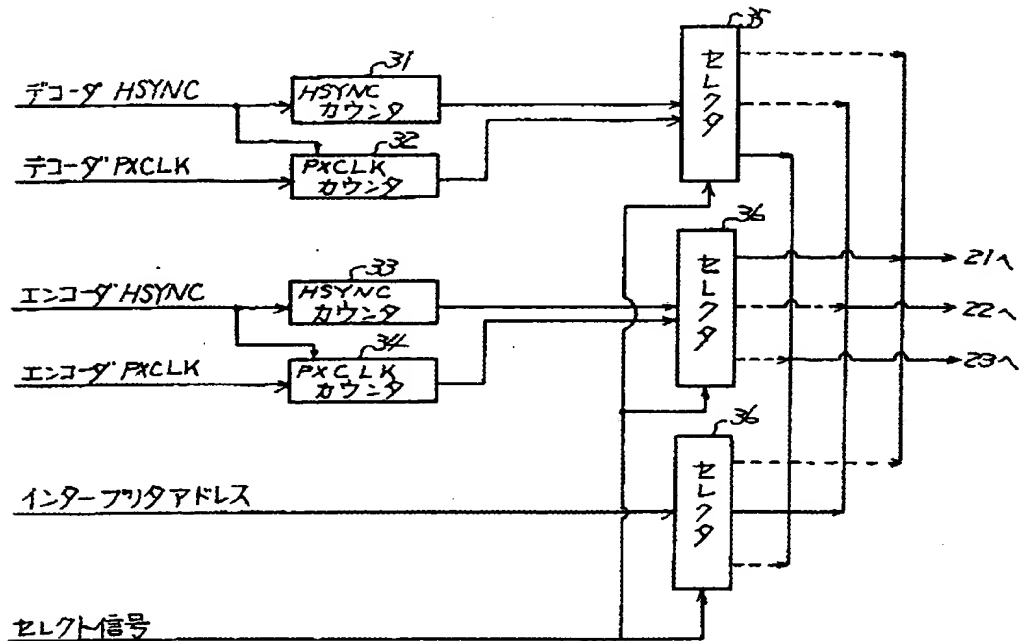
第2図



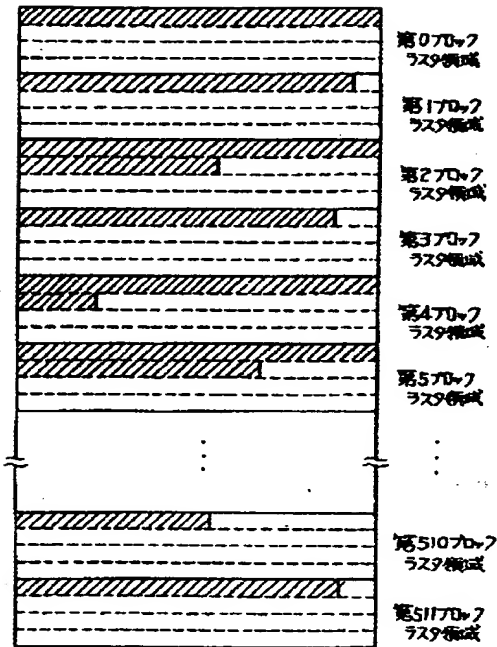
第4図



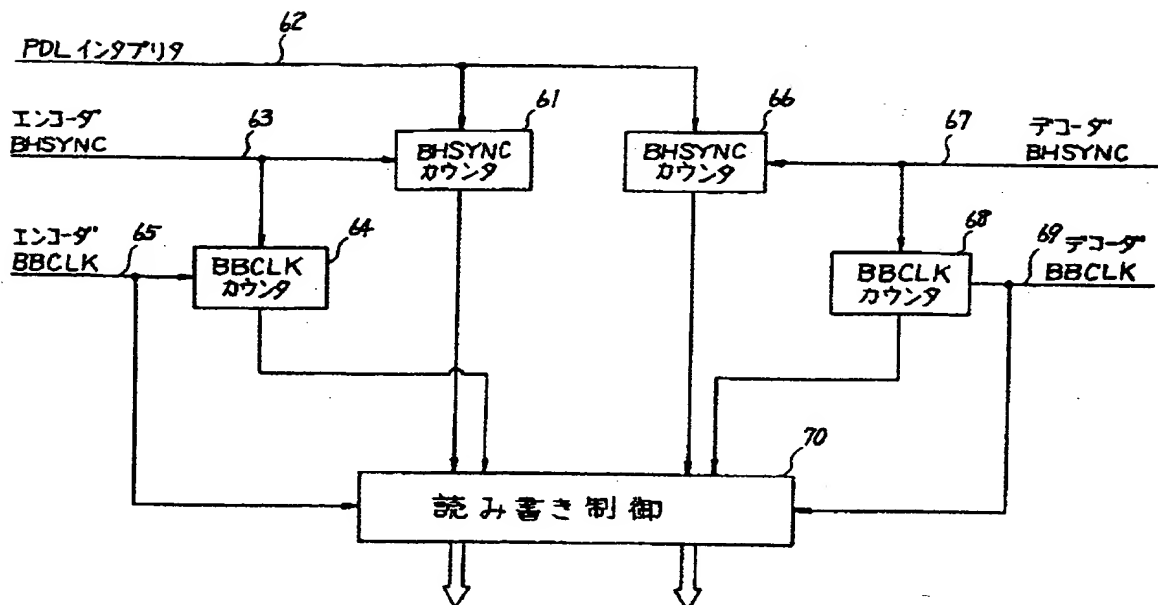
第3図



第 5 図



第 6 図



第 7 図

